

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-111241

(43)Date of publication of application : 30.04.1993

(51)Int.Cl.

H02M 3/07

(21)Application number : 03-271436

(71)Applicant : FUJITSU LTD
FUJITSU VLSI LTD

(22)Date of filing : 18.10.1991

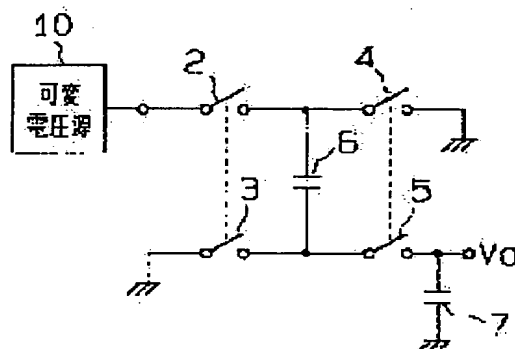
(72)Inventor : NAKAGAWA SHINICHI
ITO HIDENOBU

(54) DC/DC CONVERTER

(57)Abstract:

PURPOSE: To obtain an output voltage of an arbitrary value in a charge pump type DC/DC converter using charging/discharging of a capacitor.

CONSTITUTION: A variable voltage source 10 outputs a DC voltage of an arbitrary value. When switches 2, 3 are closed and switches 4, 5 are opened, a capacitor 6 is charged by the power source 10. When the switches 2, 3 are opened and the switches 4, 5 are closed, the capacitor 6 is discharged, and a capacitor 7 is charged. The switches 2, 3 and the switches 4, 5 are alternately closed and opened, thereby obtaining an output voltage V_0 at one end of the capacitor 7.



LEGAL STATUS

[Date of request for examination] 03.12.1997

[Date of sending the examiner's decision of rejection] 23.10.2001

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁(J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平5-111241

(43)公開日 平成5年(1993)4月30日

(51)Int.Cl.⁵

H 0 2 M 3/07

識別記号

庁内整理番号

8726-5H

F I

技術表示箇所

審査請求 未請求 請求項の数2(全10頁)

(21)出願番号 特願平3-271436

(22)出願日 平成3年(1991)10月18日

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(71)出願人 000237617

富士通ヴィエルエスアイ株式会社

愛知県春日井市高蔵寺町2丁目1844番2

(72)発明者 中川 慎一

愛知県春日井市高蔵寺町二丁目1844番2

富士通ヴィエルエスアイ株式会社内

(72)発明者 伊藤 秀信

愛知県春日井市高蔵寺町二丁目1844番2

富士通ヴィエルエスアイ株式会社内

(74)代理人 弁理士 恩田 博宣

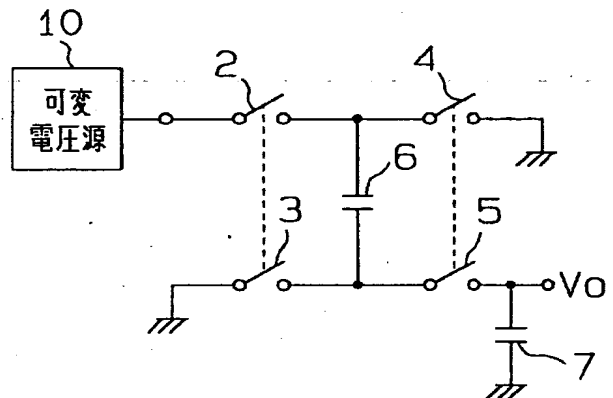
(54)【発明の名称】 DC-DCコンバータ

(57)【要約】

【目的】コンデンサの充放電を利用したチャージポンプ式のDC-DCコンバータに関し、任意の値の出力電圧を得ることを目的とする。

【構成】可変電圧源10は任意の値の直流電圧を出力する。スイッチ2、3がオン、スイッチ4、5がオフのとき可変電圧源10によりコンデンサ6が充電され、スイッチ2、3がオフ、スイッチ4、5がオンになるとコンデンサ6が放電されるとともに、コンデンサ7が充電される。そして、スイッチ2、3、スイッチ4、5が交互にオン・オフされることにより、コンデンサ7の一端に出力電圧V₀が得られる。

第1発明の原理説明図



【特許請求の範囲】

【請求項1】 直流電源（10）と、複数のコンデンサ（6，7）と、各コンデンサ（6，7）に対応してそれぞれ設けられ当該コンデンサの前段のコンデンサの放電及び当該コンデンサに対する充電を行う充電手段（2，3），（4，5）とを備え、各充電手段（2，3），（4，5）により直流電源又は前段のコンデンサの充電電圧による各段のコンデンサの充放電を初段のコンデンサから順次繰り返すことにより、最終段のコンデンサ（7）の一端に出力電圧（V_o）を得るように構成したDC-DCコンバータにおいて、前記直流電源（10）を可変電圧源としたことを特徴とするDC-DCコンバータ。

【請求項2】 直流電源（9）と、複数のコンデンサ（6，7）と、各コンデンサ（6，7）に対応してそれぞれ設けられ当該コンデンサの前段のコンデンサの放電及び当該コンデンサに対する充電を行う充電手段（2，3），（4，5）とを備え、各充電手段（2，3），（4，5）により直流電源又は前段のコンデンサの充電電圧による各段のコンデンサの充放電を初段のコンデンサから順次繰り返すことにより、最終段のコンデンサ（7）の一端に出力電圧（V_o）を得るように構成したDC-DCコンバータにおいて、最終段コンデンサ（7）の充電路を遮断する充電路遮断手段（11）と、電圧値が可変な直流基準電圧を発生する可変電圧源（12）と、可変電圧源（12）からの直流基準電圧に基づいて最終段のコンデンサ（7）の出力電圧（V_o）を検出し、検出した出力電圧（V_o）が所定値以上又は所定値未満となったとき最終段コンデンサ（7）の充電路が遮断されるように前記充電路遮断手段（11）を制御する出力電圧検出手段（13）とを備えることを特徴とするDC-DCコンバータ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、コンデンサの充放電を利用したチャージポンプ式のDC-DCコンバータに関する。

【0002】 チャージポンプ式のDC-DCコンバータは、例えば、コードレス電話などの携帯電子機器に利用されているが、このような携帯電子機器の高機能化、例えば異なる電源で動作する種々の回路を搭載することが要求されている。そのため、種々の回路に対応した異なる電圧を発生させることによりDC-DCコンバータの電力効率を向上し、かつDC-DCコンバータの発生電圧を高精度にする必要がある。

【0003】

【従来の技術】 従来のチャージポンプ式のDC-DCコンバータの一例を図10に示す。コンデンサ6の両電極

にはスイッチ2，3が接続され、スイッチ2は電圧入力端子1を介して電池9に接続され、スイッチ3は接地に接続されている。又、コンデンサ6の両電極にはそれぞれ前記各スイッチ2，3と並列にスイッチ4，5が接続され、スイッチ4は接地に接続され、スイッチ5は電圧出力端子8に接続されている。又、電圧出力端子8と接地との間には出力用のコンデンサ7が接続されている。

【0004】そして、スイッチ2，3をオン状態、スイッチ4，5をオフ状態にすると、電池9によりコンデンサ6に対する充電が行われる。次にスイッチ2，3をオフ状態、スイッチ4，5をオン状態にすると、コンデンサ6の放電とコンデンサ7に対する充電が行われる。このように、スイッチ2，3と、スイッチ4，5のオン・オフを交互に繰り返すことにより、電圧出力端子8から所定の出力電圧V_oを得られるようになっている。尚、出力電圧V_oは、電池9の電圧値をV₁とすると、「-V₁」となる。

【0005】

【発明が解決しようとする課題】ところが、上記従来のDC-DCコンバータでは直流電源として電圧値V₁の電池9を使用しているため、出力電圧V_oの値は一定値「-V₁」となり、任意の電圧値の出力電圧V_oが必要となっても対処できないという問題があった。

【0006】本発明は上記問題点を解決するためになされたものであって、任意の値の出力電圧を得ることを目的とする。又、本発明は所望する任意の値の出力電圧を高精度に得ることを目的とする。

【0007】

【課題を解決するための手段】図1は第1発明の一態様の原理説明図である。充電手段2，3は可変電圧源10によるコンデンサ6の充電を行い、充電手段4，5はコンデンサ6の放電及びコンデンサ7に対する充電を行う。各充電手段2，3及び4，5は各コンデンサ6，7の充電を繰り返し行い、コンデンサ7の一端に出力電圧V_oを得る。

【0008】図2は第2発明の原理説明図である。充電手段2，3は直流電源9によるコンデンサ6の充電を行い、充電手段4，5はコンデンサ6の放電及びコンデンサ7に対する充電を行う。各充電手段2，3及び4，5は各コンデンサ6，7の充電を繰り返し行い、コンデンサ7の一端に出力電圧V_oを発生させる。充電路遮断手段11はコンデンサ7の充電路を遮断するものであり、出力電圧検出手段13は可変電圧源12からの直流基準電圧に基づいてコンデンサ7の出力電圧V_oを検出し、検出した出力電圧V_oが所定値以上又は所定値未満となったとき充電路遮断手段11を制御してコンデンサ7の充電路を遮断する。

【0009】

【作用】第1発明によれば、充電手段2，3により可変電圧源10からコンデンサ6に対する充電が行われ、充

電手段4, 5によりコンデンサ6の放電及びコンデンサ7に対する充電が行われ、コンデンサ7の一端に出力電圧 V_o が得られる。そして、可変電圧源10を用いているので、この可変電圧源10の直流電圧を任意に変更することにより、任意の値の出力電圧 V_o が得られるようになる。

【0010】又、第2発明によれば、充電手段2, 3により直流電源9からコンデンサ6に対する充電が行われ、充電手段4, 5によりコンデンサ6の放電及びコンデンサ7に対する充電が行われる。この際、可変電圧源12からの直流基準電圧に基づいて出力電圧検出手段13により検出されたコンデンサ7の出力電圧 V_o が所定値以上又は所定値未満となったとき、充電路遮断手段11が制御されてコンデンサ7への充電路が遮断される。これにより、コンデンサ7への充電がなくなり、コンデンサ7の出力電圧 V_o は所定の値に高精度の保持される。そして、直流基準電圧を発生する可変電圧源12を用いているので、この可変電圧源12の直流基準電圧を任意に変更することにより、任意の値の出力電圧 V_o が高精度に得られるようになる。

【0011】

【実施例】〔第1実施例〕以下、第1発明を具体化したDC-DCコンバータの第1実施例を図3に従って説明する。

【0012】電圧入力端子20には可変電圧源としてのデジタル/アナログ（以下、単にD/Aという）コンバータ21が接続され、同D/Aコンバータ21には電圧値 V_1 の電池22が接続されるとともに、図示しない制御回路からnビットのデジタル信号 $D_0 \sim D_{n-1}$ が入力されている。そして、D/Aコンバータ21はデジタル信号 $D_0 \sim D_{n-1}$ を変換して $0 < V_a \leq V_1$ となる出力電圧 V_a を出力するようになっている。

【0013】電圧入力端子20にはPMOSTランジスタ（以下、ランジスタをTrという）23及びNMOSTr24が直列接続され、NMOSTr24のソース端子は接地に接続されている。又、NMOSTr24にはNMOSTr25, 26が直列接続され、NMOSTr26のソース端子には出力端子27が接続されている。

【0014】コンデンサ28の一方の電極はPMOSTr23及びNMOSTr24間のノードaに接続され、他方の電極はNMOSTr25, 26間のノードbに接続されている。又、出力端子27と接地との間には出力用のコンデンサ29が接続されている。

【0015】本実施例ではPMOSTr23及びNMOSTr25でコンデンサ28の充電手段が構成され、NMOSTr24, 26でコンデンサ29の充電手段が構成されている。即ち、PMOSTr23及びNMOSTr25がオン状態で、NMOSTr24, 26がオフ状態になると、コンデンサ28をD/Aコンバータ21の

出力電圧 V_a により充電し、PMOSTr23及びNMOSTr25がオフ状態で、NMOSTr24, 26がオン状態になると、コンデンサ28を放電するとともにコンデンサ29を充電する。このように、PMOSTr23及びNMOSTr25と、NMOSTr24, 26のオン・オフを交互に繰り返すことにより、電圧出力端子27から所定の出力電圧 V_o ($= -V_a$)を得るようになっている。

【0016】オシレータ30は所定周期でクロック信号CLKをデータフリップフロップ（以下、フリップフロップをFFという）31に出力する。データFF31のクロック端子CKにはクロック信号CLKが入力され、データ端子Dには反転出力端子バーQが接続されている。

【0017】又、データFF31の出力端子Qは前記NMOSTr25のゲート端子に接続されるとともに、インバータ32を介して前記PMOSTr23のゲート端子に接続されている。データFF31の反転出力端子バーQは前記NMOSTr24, 26のゲート端子に接続されている。

【0018】そして、データFF31はクロック信号CLKが入力される毎に出力端子QからH, Lの出力信号を交互に出力して前記PMOSTr23及びNMOSTr25を同時にオン又はオフさせるとともに、反転出力端子バーQからL, Hの出力信号を交互に出力して前記NMOSTr24, 26を同時にオフ又はオンさせるようになっている。

【0019】次に上記のように構成されたDC-DCコンバータの動作について説明する。初期状態においてはコンデンサ29は充電されておらず、出力電圧 V_o は0ボルトになっている。

【0020】いま、電源が投入された状態において、nビットのデジタル信号 $D_0 \sim D_{n-1}$ がD/Aコンバータ21に入力されると、D/Aコンバータ21からは $0 < V_a \leq V_1$ となる出力電圧 V_a が出力される。

【0021】又、電源が投入された時、データFF31の出力端子Q及び反転出力端子バーQがL, Hにあるとすると、クロック信号CLKのパルスが入力されるとデータFF31の出力端子Q及び反転出力端子バーQはH, Lとなる。この結果、インバータ32の出力はLレベルとなり、PMOSTr23及びNMOSTr25はオン状態となり、NMOSTr24, 26はオフ状態となる。

【0022】これにより、D/Aコンバータ21から電圧入力端子20、PMOSTr23、ノードa、コンデンサ28、ノードb及びNMOSTr25を経由して接地に電流が流れ、コンデンサ28に対する充電が行われる。

【0023】次に、クロック信号CLKの新たなパルスが入力されるとデータFF31の出力端子Q及び反転出

力端子バーQはL、Hとなる。この結果、インバータ32の出力はHレベルとなり、PMOSTr23及びNMOSTr25はオフ状態となり、NMOSTr24、26はオン状態となる。

【0024】これにより、コンデンサ29からNMOSTr26、ノードb、コンデンサ28、ノードa及びNMOSTr24を経由して接地に電流が流れ、コンデンサ28の放電とコンデンサ29の充電が行われる。

【0025】以後、クロック信号CLKの新たなパルスが入力される毎にPMOSTr23及びNMOSTr25と、NMOSTr24、26のオン・オフが交互に繰り返され、電圧出力端子27から電圧値が「-Va」の出力電圧Voが得られる。

【0026】このように、本実施例ではコンデンサ28を充電するための直流電源としてD/Aコンバータ21を設け、このD/Aコンバータ21に入力するデジタル信号により $0 < V_a \leq V_1$ となる任意の値の直流電圧Vaを発生させるようにしたので、出力電圧Voを「-Va」とすることができる。従って、本実施例のDC-DCコンバータを搭載した半導体装置では種々の回路に対応した電圧を発生させることができ、DC-DCコンバータの電力効率を向上することができる。

【0027】[第2実施例] 次に、第1発明を具体化した第2実施例を図4に従って説明する。尚、図3と同一の構成については同一の符号を付してその説明を一部省略する。

【0028】本実施例は可変電圧源をD/Aコンバータ33、オペアンプ35、PNPTr36及びペア抵抗37、38を備えて構成した点において前記実施例と異なり、他の構成は同一となっている。

【0029】D/Aコンバータ33には電圧値V2 (< V1)の電池34が接続されるとともに、図示しない制御回路からnビットのデジタル信号D0~Dn-1が入力され、前記実施例におけるD/Aコンバータ21よりも駆動能力が低いものとなっている。そして、D/Aコンバータ33はデジタル信号D0~Dn-1を変換して $0 < V_b \leq V_2$ となる直流電圧Vbを出力するようになっている。

【0030】オペアンプ35の非反転入力端子はPNPTr36のコレクタ端子と接地との間に直列に設けられた抵抗37、38間のノードcに接続され、PNPTr36から出力される直流電圧Vcを抵抗37、38の抵抗比で分割した分圧電圧Vdが入力されている。又、オペアンプ35の反転入力端子は前記D/Aコンバータ33の出力端子に接続され、直流電圧Vbが入力されている。そして、オペアンプ35は分圧電圧Vdと直流電圧Vbとを差動増幅して出力電圧Vo1を出力する。

【0031】尚、抵抗37、38の抵抗値をそれぞれR37、R38とすると、分圧電圧Vdは

【0032】

【数1】

$$V_d = \frac{V_c \times R_{38}}{R_{37} + R_{38}}$$

【0033】となる。PNPTr36のエミッタ端子は電圧値V1の電池22に接続され、コレクタ端子はペア抵抗37、38を介して接地に接続されるとともに、前記電圧入力端子20に接続されている。そして、PNPTr36のベース端子はオペアンプ35に接続されて出力電圧Vo1が入力されており、PNPTr36はオペアンプ35の出力電圧Vo1に応じた一定の直流電圧Vcを電圧入力端子20に出力するようになっている。

【0034】即ち、PNPTr36の直流電圧Vcがある一定値から低下すると抵抗38の分圧電圧Vdも低下し、この分圧電圧VdがD/Aコンバータ33の直流電圧Vbよりも小さくなると、オペアンプ35の出力電圧Vo1が低下する。これにより、PNPTr36はオン側に移行してコレクタ電流が増加し、直流電圧Vcは上昇する。そして、直流電圧Vcが上昇して分圧電圧VdがD/Aコンバータ33の直流電圧Vbよりも大きくなると、オペアンプ35の出力電圧Vo1が上昇する。これにより、PNPTr36はオフ側に移行してコレクタ電流が減少し、直流電圧Vcは低下し、PNPTr36の直流電圧Vcは一定値に保持される。

【0035】本実施例においても、前記第1実施例と同様に、PMOSTr23及びNMOSTr25がオンしNMOSTr24、26がオフすると、PNPTr36から出力される直流電圧Vcによりコンデンサ28に対する充電が行われ、PMOSTr23及びNMOSTr25がオフしNMOSTr24、26がオンすると、コンデンサ28の放電とコンデンサ29の充電が行われる。以後、PMOSTr23及びNMOSTr25と、NMOSTr24、26のオン・オフが交互に繰り返され、電圧出力端子27から電圧値が「-Vc」の出力電圧Voが得られる。

【0036】従って、本実施例によれば、D/Aコンバータ33に入力するデジタル信号D0~Dn-1を変更して直流電圧Vbを $0 < V_b \leq V_2$ の範囲で任意に変更することにより、PNPTr36の直流電圧Vcを $0 < V_c \leq V_1$ の範囲で任意の値に変更でき、出力電圧Voを任意の値に変更することができる。

【0037】[第3実施例] 次に、第2発明を具体化した第3実施例を図5に従って説明する。尚、図3と同一の構成については同一の符号を付してその説明を一部省略する。

【0038】本実施例では電圧入力端子20に電圧値V1の電池22が接続され、NMOSTr24と接地との間に充電路遮断手段としてのNMOSTr39が接続され、そのゲート端子は出力電圧検出手段としての出力電圧検出回路40に接続されている。

【0039】出力電圧検出回路40はコンパレータ41、可変電圧源としてのD/Aコンバータ42、ペア抵抗44、45及び電圧値V3の電池46を備えて構成されている。D/Aコンバータ42には電圧値V4の電池43が接続されるとともに、図示しない制御回路からnビットのデジタル信号D0~Dn-1が入力されている。そして、D/Aコンバータ42はデジタル信号D0~Dn-1を変換して $0 < V_e \leq V_4$ となる直流基準電圧V_eを出力するようになっている。

【0040】抵抗44、45は電池46と電圧出力端子27の間に直列に設けられ、両抵抗44、45間のノードdに電池46の電圧値V3と出力電圧V_oとの差電圧を抵抗44、45の抵抗比で分割した分圧電圧V_fを発生させる。即ち、分圧電圧V_fは、抵抗44、45の抵抗値をそれぞれR₄₄、R₄₅とすると、

【0041】

【数2】

$$V_f = \frac{(V_3 - V_o) \times R_{45}}{R_{44} + R_{45}} + V_o$$

$$= \frac{V_3 \times R_{45} + V_o \times R_{44}}{R_{44} + R_{45}}$$

【0042】となる。コンパレータ41の非反転入力端子は前記ノードdに接続されて分圧電圧V_fが入力され、反転入力端子は前記D/Aコンバータ42の出力端子に接続されて直流電圧V_eが入力されている。そして、コンパレータ41は分圧電圧V_fが直流電圧V_e以上のときにはHレベルの制御電圧V_{o2}を出力し、分圧電圧V_fが直流電圧V_e未満のときにはLレベルの制御電圧V_{o2}を出力する。

【0043】次に本実施例のDC-DCコンバータの作用を説明する。いま、電源が投入された状態において、nビットのデジタル信号D0~Dn-1がD/Aコンバータ42に入力されると、D/Aコンバータ42からは $0 < V_e \leq V_4$ となる直流基準電圧V_eが出力される。又、コンデンサ29が所定電圧まで充電されていない状態では、分圧電圧V_fは直流基準電圧V_eより大きな値をとるように抵抗44、45の抵抗値及び電池46の電圧値V3を設定することによって、コンパレータ41の制御電圧V_{o2}はHレベルとなってNMOSTr39がオン状態にあり、コンデンサ29への充電路が形成されている。

【0044】そして、クロック信号CLKのパルスが入力されてデータFF31の出力端子Q及び反転出力端子バーQがH、Lになると、PMOSTr23及びNMOSTr25はオンしNMOSTr24、26はオフする。これにより、電池22から電圧入力端子20、PMOSTr23、ノードa、コンデンサ28、ノードb及びNMOSTr25を経由して接地に電流が流れ、コン

デンサ28に対する充電が行われる。

【0045】次に、クロック信号CLKの新たなパルスが入力されてデータFF31の出力端子Q及び反転出力端子バーQがL、Hになると、PMOSTr23及びNMOSTr25はオフしNMOSTr24、26はオンする。これにより、コンデンサ29からNMOSTr26、ノードb、コンデンサ28、ノードa、NMOSTr24及びNMOSTr39を経由して接地に電流が流れ、コンデンサ28の放電とコンデンサ29の充電が行われる。

【0046】以後、クロック信号CLKの新たなパルスが入力される毎にPMOSTr23及びNMOSTr25と、NMOSTr24、26のオン・オフが交互に繰り返され、コンデンサ29が漸次充電され、電圧出力端子27の出力電圧V_oが低下する。コンデンサ29が所定電圧まで充電されていないと、出力電圧V_oは未だ高く分圧電圧V_fが直流基準電圧V_e以上となり、コンパレータ41の制御電圧V_{o2}はHレベルに維持され、NMOSTr39がオンして充電路は形成されたままとなる。

【0047】そして、出力電圧V_oが所定の電圧まで低下して分圧電圧V_fが直流基準電圧V_e未満になると、コンパレータ41の制御電圧V_{o2}はLレベルとなってNMOSTr39がオフし、コンデンサ29への充電路が遮断される。これにより、コンデンサ29への充電はなくなって出力電圧V_oはそのレベルに安定する。

【0048】従って、本実施例によれば、D/Aコンバータ42に入力するデジタル信号D0~Dn-1を変更してコンパレータ41に入力する直流基準電圧V_eを $0 < V_e \leq V_4$ の範囲で任意に変更することにより、制御電圧V_{o2}のレベルを切り換えるための分圧電圧V_f、即ち、出力電圧V_oを所望する任意の値に高精度に変更することができる。

【0049】〔第4実施例〕図6は第2発明を具体化した第4実施例を示している。本実施例の出力電圧検出回路47は、上記第3実施例の出力電圧検出回路40におけるD/Aコンバータ42に代えて、電池46に直列に接続した可変抵抗器48を可変電圧源とし、この可変抵抗器48の出力電圧をコンパレータ41の反転入力端子に直流基準電圧として入力している。

【0050】本実施例でも上記第3実施例と同様の作用、効果に加えて、可変電圧源を簡素化することができる。

〔第5実施例〕図7は第1発明を具体化した第5実施例を示し、電圧入力端子20に接続された可変電圧源49はD/Aコンバータ等からなり、電圧値を可変な直流電圧V_aを出力する。コンデンサ28の両電極にはスイッチ50、51が接続され、スイッチ50は電圧入力端子20に接続され、スイッチ51は接地に接続されている。

【0051】又、コンデンサ28の両電極にはそれぞれ前記各スイッチ50, 51と並列にスイッチ52, 53が接続され、スイッチ52は接地に接続されている。又、スイッチ53と接地との間にはコンデンサ54が接続されている。

【0052】コンデンサ57の両電極にはスイッチ55, 56が接続され、スイッチ55は電圧入力端子20に接続され、スイッチ56は前記スイッチ53に接続されている。

【0053】又、コンデンサ57の両電極にはそれぞれ前記各スイッチ55, 56と並列にスイッチ58, 59が接続され、スイッチ58は接地に接続されている。スイッチ59は電圧出力端子27に接続されている。又、電圧出力端子27と接地との間には出力用のコンデンサ29が接続されている。

【0054】本実施例では、まず、スイッチ50, 51のみをオンにすると、可変電圧源49によりコンデンサ28に対する充電が行われ、コンデンサ28の充電電圧は V_a となる。次にスイッチ50, 51をオフ、スイッチ52, 53をオンにすると、コンデンサ28の上側の電極が接地に接続されるためノードAの電圧は「 $-V_a$ 」となる。続いてスイッチ52, 53をオフ、スイッチ55, 56をオンにすると、コンデンサ57の上側及び下側の電極の電位はそれぞれ V_a , 「 $-V_a$ 」となり、コンデンサ57の充電電圧は $2V_a$ となる。

【0055】そして、スイッチ55, 56をオフ、スイッチ58, 59をオンにすると、コンデンサ57の上側の電極が接地に接続されるためノードBの電圧は「 $-2V_a$ 」となる。

【0056】従って、電圧出力端子27から電圧値が「 $-2V_a$ 」(V_a は任意の値)の出力電圧 V_o が得られる。

【第6実施例】図8は第1発明を具体化した第6実施例を示している。本実施例のDC-DCコンバータは、スイッチ58をノードAに接続した点において図7に示した第5実施例と異なっている。

【0057】本実施例では、スイッチ50, 51をオンにすると、可変電圧源49によりコンデンサ28に対する充電が行われ、コンデンサ28の充電電圧は V_a となる。次にスイッチ50, 51をオフ、スイッチ52, 53をオンにすると、コンデンサ28の上側の電極が接地に接続されるためノードAの電圧は「 $-V_a$ 」となる。続いてスイッチ52, 53をオフ、スイッチ55, 56をオンにすると、コンデンサ57の上側及び下側の電極の電位はそれぞれ V_a , 「 $-V_a$ 」となり、コンデンサ57の充電電圧は $2V_a$ となる。

【0058】そして、スイッチ55, 56をオフ、スイッチ58, 59をオンにすると、コンデンサ57の上側の電極が電圧値「 $-V_a$ 」のノードAに接地に接続されるためノードBの電圧は「 $-3V_a$ 」となる。

【0059】従って、電圧出力端子27から電圧値が「 $-3V_a$ 」(V_a は任意の値)の出力電圧 V_o が得られる。

【第7実施例】図9は第1発明を具体化した第7実施例を示し、コンデンサ28の両電極にはスイッチ50, 51が接続され、スイッチ50は電圧入力端子20を介して可変電圧源49に接続され、スイッチ51は接地に接続されている。スイッチ58, 59は前記各スイッチ50, 51と並列に接続され、スイッチ58は電圧出力端子27に接続され、スイッチ59は可変電圧源49に接続されている。

【0060】本実施例ではスイッチ50, 51のみをオンにすると、可変電圧源49によりコンデンサ28に対する充電が行われ、コンデンサ28の充電電圧は V_a となる。次にスイッチ50, 51をオフ、スイッチ58, 59をオンにすると、コンデンサ28の下側の電極が電圧値 V_a の可変電圧源49に接続されるためノードCの電圧は $2V_a$ となる。

【0061】従って、本実施例によれば電圧出力端子27から電圧値が $2V_a$ (V_a は任意の値)の出力電圧 V_o が得られる。尚、図5に示した第3実施例ではコンパレータ41の非反転入力端子に電池46の電圧値 V_3 と出力電圧 V_o との差電圧を抵抗44, 45の抵抗比で分割した分圧電圧 V_f を入力し、反転入力端子にD/Aコンバータ42の直流基準電圧 V_e を入力したが、非反転入力端子にD/Aコンバータ42の直流基準電圧 V_e を入力し、非反転入力端子に分圧電圧 V_f を入力するようにしてもよい。

【0062】

【発明の効果】以上詳述したように、第1発明によれば、任意の値の出力電圧を得ることができる。

【0063】又、第2発明によれば、所望する任意の値の出力電圧を高精度に得ることができる。

【図面の簡単な説明】

【図1】第1発明の原理説明図である。

【図2】第2発明の原理説明図である。

【図3】本発明の第1実施例を示す回路図である。

【図4】第2実施例を示す回路図である。

【図5】第3実施例を示す回路図である。

【図6】第4実施例を示す回路図である。

【図7】第5実施例を示す回路図である。

【図8】第6実施例を示す回路図である。

【図9】第7実施例を示す回路図である。

【図10】従来のDC-DCコンバータを示す回路図である。

【符号の説明】

2, 3, 4, 5 充電手段

6, 7 コンデンサ

9 直流電源

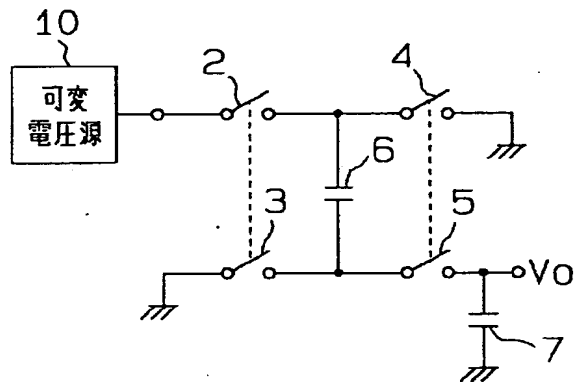
10, 12 可変電圧源

- 11 充電路遮断手段
13 出力電圧検出手段

V_o 出力電圧

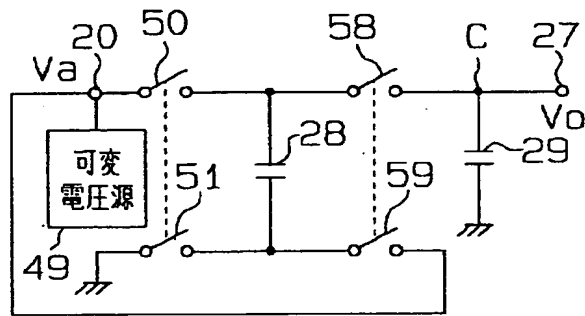
【図1】

第1発明の原理説明図



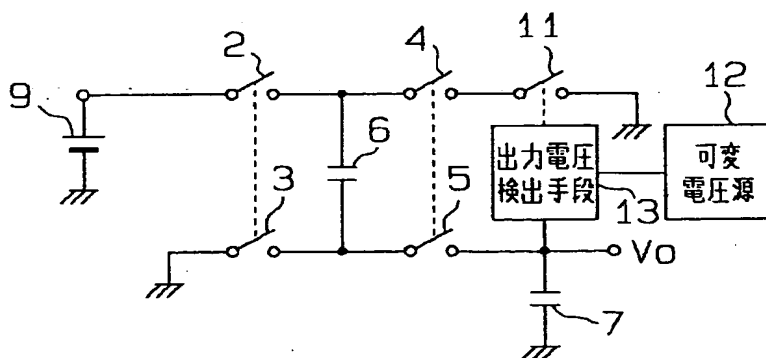
【図9】

第7実施例を示す回路図



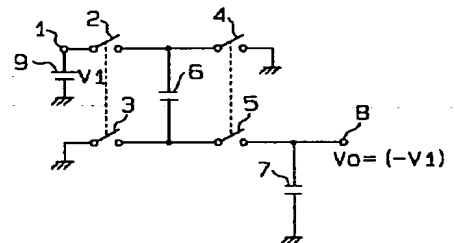
【図2】

第2発明の原理説明図



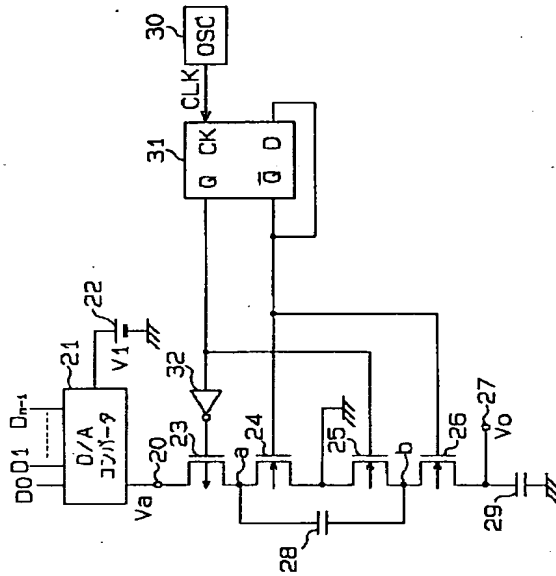
【図10】

従来のDC-DCコンバータを示す回路図



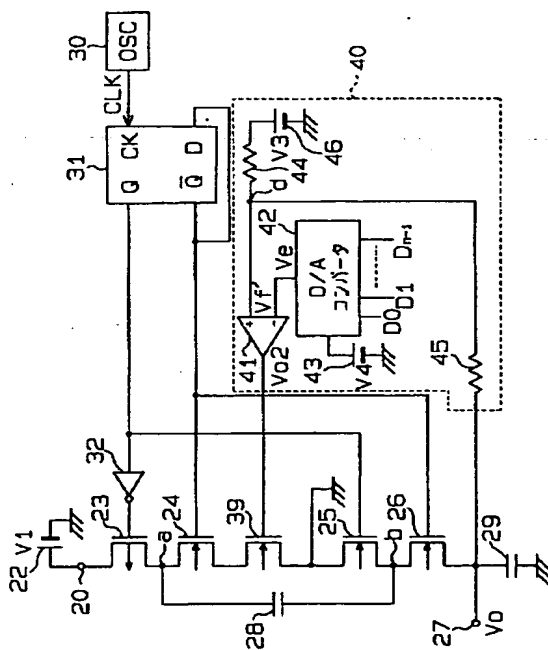
【図3】

本発明の第1実施例を示す回路図



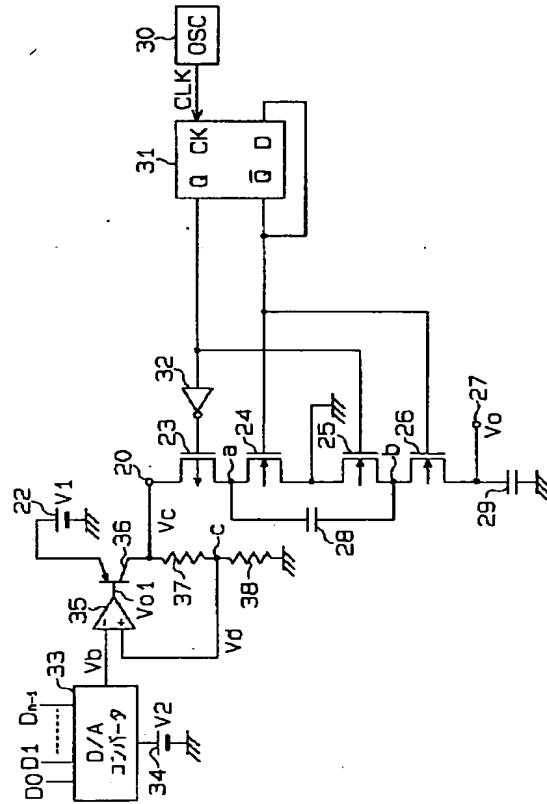
【図5】

第3実施例を示す回路図



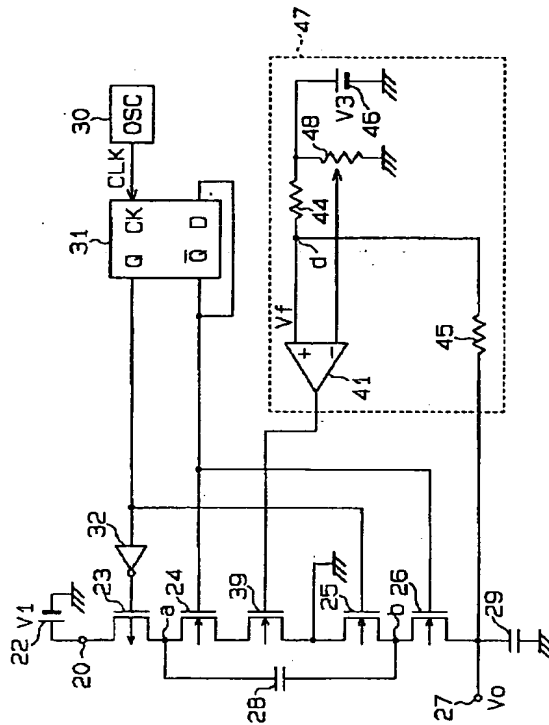
【図4】

第2実施例を示す回路図



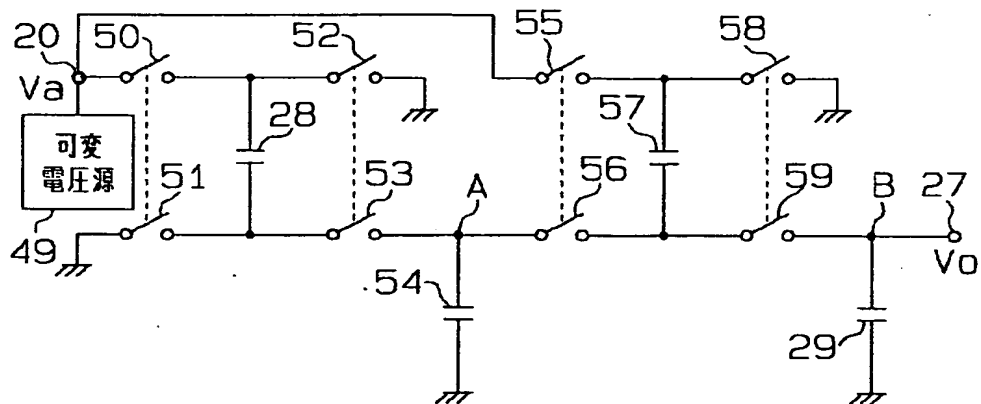
【図6】

第4実施例を示す回路図



【図7】

第5実施例を示す回路図



【図8】

第6実施例を示す回路図

